

## Universal serial bus synthesizer and synthesis method

**Patent number:** CN1417985  
**Publication date:** 2003-05-14  
**Inventor:** WU WENZHEN (CN); ZHOU WENHUA (CN)  
**Applicant:** WANGJIU SCI TECH CO LTD (CN)  
**Classification:**  
- **international:** *H04L12/40; H04L12/40; (IPC1-7): H04L12/40*  
- **european:**  
**Application number:** CN20010137820 20011108  
**Priority number(s):** CN20010137820 20011108

**Also published as:**



CN1190925C (C)

**Report a data error here**

### Abstract of **CN1417985**

The present invention is universal serial bus (USB) synthesizer and its synthesis method. The USB synthesizer has no built-in concentrator and adopts circuits and software to simulate concentrator, so that one independent set of functional devices may be connected to USB bus via one identical USB logic circuit module. Therefore, the present invention can lower the production cost without affecting the functions, expanding capacity and convenient plug-and-play function of the device.

---

Data supplied from the **esp@cenet** database - Worldwide

**BEST AVAILABLE COPY**



# [12] 发 明 专 利 说 明 书

[21] ZL 专利号 01137820.4

[45] 授权公告日 2005 年 2 月 23 日

[11] 授权公告号 CN 1190925C

[22] 申请日 2001.11.8 [21] 申请号 01137820.4

[71] 专利权人 旺玖科技股份有限公司

地址 台湾省台北市

[72] 发明人 吴文珍 周文华

审查员 李 卉

[74] 专利代理机构 北京市柳沈律师事务所

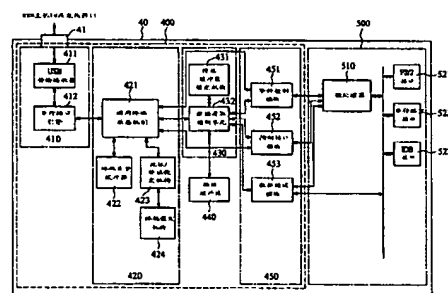
代理人 马 莹 邵亚丽

权利要求书 6 页 说明书 16 页 附图 6 页

[54] 发明名称 通用串行总线复合装置及其实现方法

[57] 摘要

一种通用串行总线(USB)复合装置及其实现方法。此一 USB 复合装置不含内置式集线器,而是以电路或软件来模拟集线器,使得一组独立的功能装置可共同通过同一组 USB 逻辑电路模块连接至 USB 总线,因而在不影响装置功能,扩充性和即插即用的方便性下,达到降低生产成本的目的。



I S S N 1 0 0 8 - 4 2 7 4

1. 一种通用串行总线复合装置,用以连接多个功能装置至一通用串行总线,且使所连接的功能装置具有通用串行总线即插即用的功能,此装置包含:
- 5       一通用串行总线传输/接收器,用以作为该多个功能装置与一通用串行总线的连接点,进行信号传输/接收及信号格式转换工作;
- 一串行接口引擎,用以将接收的信号解码、串行式数据改成并行式,及将欲传输的并列式数据改成串行式,并将其编码,同时在传输/接收数据时,进行循环冗余校验码的检查工作;以及
- 10       一电路系统,其一端连接于该串行接口引擎,而其另一端通过一微处理器或控制器连接至多个非通用串行总线接口,该电路系统是用以储存并管理多个由一通用串行总线主机所指定的装置地址,并用以进行数据传输工作。
2. 如权利要求1的通用串行总线复合装置,其中,该电路系统包含:
- 一通用终端状态机制;
- 15       一地址/终端管理机构,用以储存多个地址/终端设定,其中,此通用串行总线复合装置通过该通用终端状态机制,依该地址/终端管理机构所储存的各个终端的型式,执行通用串行总线规定的通信协定与通用串行总线主机沟通;以及
- 一存储器模块,用以缓冲传输中的数据。
- 20       3. 如权利要求2的通用串行总线复合装置,其中,该地址/终端管理机构所储存的该多个地址/终端设定中,包含一组虚拟集线器的地址/终端设定,此组虚拟集线器的地址/终端设定,用以作为该电路系统通过该通用串行总线传输接收器、该串行接口引擎以及一微处理机或控制器,执行集线器功能时所使用的地址/终端。
- 25       4. 如权利要求2的通用串行总线复合装置,其中,该电路系统还包含:
- 一终端变量缓冲器,用以储存多个终端的状态,其中,此终端变量缓冲器由该通用终端状态机制存取及更新。
5. 如权利要求4的通用串行总线复合装置,其中,该存储器模块包含:
- 一数据缓冲区,用以缓冲传输中的数据;及
- 30       一存储器管理单元,用以自该数据缓冲区存取数据,包含:
- 一终端缓冲区设定机构,用以储存各个终端在该数据缓冲区中所配置的

存储器数据, 及其最大分组长度; 以及

一数据存取控制单元, 此数据存取控制单元根据信号的终端号码, 及该终端缓冲区设定机构所给予的终端缓冲区配置, 在该数据缓冲区存取数据。

6. 如权利要求 5 的通用串行总线复合装置, 其中, 该电路系统还包含—  
5 应用接口引擎, 用以在该通用终端状态机制、该数据存取控制单元与此电路系统所连接的该多个非通用串行总线接口之间, 传递信号及存取数据。

7. 如权利要求 2 的通用串行总线复合装置, 其中, 该地址/终端管理机构包含:

- 一地址/终端设定机构, 用以储存由一通用串行总线主机所指定的多个逻辑地址, 以及每一逻辑地址的所有逻辑终端与物理终端的对应关系, 其中,  
10 该通用终端状态机制利用该多个逻辑地址, 判断此通用串行总线复合装置所连接的多个装置是否为通用串行总线主机传输数据的指定接收或传送者;

一物理终端设定机构, 用以储存各个物理终端的型式、最大分组长度, 以及各个物理终端在该存储器模块中所配置的存储器; 以及

- 15 一逻辑/物理转换模块, 用以进行此通用串行总线复合装置所连接的多个装置的逻辑/物理终端转换。

8. 如权利要求 7 的通用串行总线复合装置, 其中, 该地址/终端设定机构所储存的多个逻辑地址中, 包含一组虚拟集线器的逻辑地址及其所有逻辑终端与物理终端的对应关系, 其中, 此组虚拟集线器的地址/终端设定, 用以  
20 作为该电路系统通过该通用串行总线传输接收器、该串行接口引擎以及一微处理机或控制器, 执行集线器功能时所使用的地址/终端。

9. 如权利要求 7 的通用串行总线复合装置, 其中, 该电路系统还包含:

一终端变量缓冲器, 用以储存各个物理终端的状态, 其中, 此终端变量缓冲器由该通用终端状态机制存取及更新。

- 25 10. 如权利要求 9 的通用串行总线复合装置, 其中, 该存储器模块包含:

一数据缓冲区, 用以缓冲传输中的数据; 及

一存储器管理单元, 用以自该数据缓冲区存取数据, 包含:

一物理终端缓冲区设定机构, 用以储存各个物理终端在该数据缓冲区中所配置的存储器数据, 及其最大分组长度; 以及

- 30 一数据存取控制单元, 此数据存取控制单元根据信号的物理终端号码, 及该物理端缓冲区设定机构所给予的物理终端缓冲区配置, 在该数据缓冲区

存取数据。

11. 如权利要求 10 的通用串行总线复合装置, 其中, 该电路系统还包含一应用接口引擎, 用以在该通用终端状态机制、该数据存取控制单元与此通用串行总线复合装置所连接的多个接口之间, 传递信号及存取数据。

5       12. 如权利要求 11 的通用串行总线复合装置, 其中, 该应用接口引擎包含:

一事件控制模块, 用以将接收自该通用终端状态机制及该数据存取控制单元因通用串行总线通讯所产生的事件, 将该事件传递至该物理终端号码所属的装置; 以及

10       一控制接口模块, 用以控制或设定内部的缓冲器, 以及与存储器管理单元进行数据传递;

一数据通道模块, 用以存取大量数据, 以直接数据存取 (DMA) 的方式在数据缓冲区及该电路系统所连接的多个接口之间传输数据。

15       13. 如权利要求 1 的通用串行总线复合装置的一种电路系统, 此电路系统包含:

一通用终端状态机制;

一地址/终端管理机构, 用以储存多个地址/终端设定, 其中, 该通用终端状态机制, 依此地址/终端管理机构所储存的各个终端的型式, 执行通用串行总线规定的通信协定与一通用串行总线主机沟通; 以及

20       一终端变量缓冲器, 用以储存各个终端的状态, 其中, 此终端变量缓冲器由该通用终端状态机制存取及更新。

14. 如权利要求 13 的电路系统, 其中, 该电路系统还包含:

一数据缓冲区, 用以缓冲传输中的数据; 及

一存储器管理单元, 用以自该数据缓冲区存取数据, 包含:

25       一终端缓冲区设定机构, 用以储存各个终端在该数据缓冲区中所配置的存储器数据, 及其最大分组长度; 以及

一数据存取控制单元, 此数据存取控制单元根据信号的终端号码, 及该终端缓冲区设定机构所给予的终端缓冲区配置, 在该数据缓冲区存取数据。

15. 如权利要求 14 的电路系统, 其中, 该电路系统还包含:

30       一应用接口引擎, 用以在该通用终端状态机制、该数据存取控制单元与多个输入/输出接口之间, 传递信号及存取数据。

16. 如权利要求 6 或 12 的通用串行总线复合装置, 其中, 该装置还包含一微处理器或控制器。
17. 如权利要求 6 或 12 的通用串行总线复合装置, 其中, 该通用串行总线传输接收器、该串行接口引擎以及该电路系统皆制作于同一单晶片上。
- 5 18. 如权利要求 6 或 12 的通用串行总线复合装置, 其中, 该装置还包含:  
一信号增强机构, 用以在一通用串行总线主机与此通用串行总线复合装置所连接的通用串行总线功能装置之间传递上传及下行的通用串行总线信号; 以及  
一连接移除侦测电路, 用以侦测通用串行总线连接端口的连接或移除状态, 其中, 该信号增强机构及该连接移除侦测电路的设置, 用以使此通用串行总线复合装置得以再提供多个通用串行总线连接端口。
- 10 19. 一种方法, 使多个功能装置得以共用同一组终端号码连接至一通用串行总线主机且各自具有独立的通用串行总线地址, 包含下列步骤:  
依序规划一组物理终端号码给各个该功能装置, 并将各个该功能装置的  
15 该物理终端号码对应至各个该功能装置本身的逻辑电路;  
储存该多个功能装置的物理终端设定;  
以一微处理机或控制器依序启动各个通用串行总线功能装置的地址/终端设定与通用串行总线主机沟通, 再由通用串行总线主机指定一通用串行总线逻辑地址给各个功能装置;
- 20 储存由通用串行总线主机指定的该多个通用串行总线地址;  
将来自通用串行总线的每笔传输所指定的地址与该多个通用串行总线逻辑地址进行比对, 当比对正确时, 进行逻辑/物理终端转换工作; 以及  
再将信号传递给该物理终端所代表的功能装置。
20. 一种虚拟集线器的方法, 是包含下列步骤:
- 25 使用一地址/终端设定作为虚拟集线器的通用串行总线地址储存及终端设定;  
利用一通用串行总线传输/接收器传收通用串行总线主机的信号;  
利用一串行接口引擎进行传递信号的解码、编码及格式转换, 同时在传输/接收数据时, 进行循环冗余校验码的检查工作;
- 30 以一微处理机或控制器通过软件或软件以集线器功能与通用串行总线主机沟通, 通用串行总线主机会指定一通用串行总线地址给该虚拟集线器;

当通用串行总线传输的地址指向该集线器时,以该微处理器或控制器依传输的内容作回应;以及

以该微处理机或该控制器通过软件或软件管理或回报其他通用串行总线功能装置给通用串行总线主机,以维持通用串行总线的层状结构。

- 5        21. 一种通用串行总线复合装置的实现方法,此装置是用以连接至少两个不具有通用串行总线逻辑电路的功能装置至一通用串行总线,且使所连接的功能装置具有通用串行总线即插即用的功能,此方法是包含下列步骤:

10        设置一物理层块,用以连接一通用串行总线,进行信号的接收或传输、格式转换、解码以及循环冗余校验码(Cyclic Redundancy Check Code)的工作;

设置一连接层块,接收来自该物理层的数据,进行地址/终端的比对工作,以及依各终端的状态与通用串行总线主机执行通信协定的沟通;

设置一存储器管理单元,接收来自该连接层的终端号码,并依此终端号码进行数据的读取或储存工作;

- 15        设置一应用接口引擎,接收来自该连接层及该存储器管理单元的信号或数据,与应用单元执行消息或数据的传递;及

设置一数据缓冲区,储存各个终端的缓冲数据。

22. 根据权利要求 21 的方法,其中,设置该物理层块的步骤还包含:

- 20        以一通用串行总线传输/接收器传输或接收信号,并进行信号的格式转换工作;及

以一串行接口引擎将接收的信号解码、串行式数据改成并列式,及将欲传输的并列式数据改成串行式,并将之编码,同时在传输/接收数据时,进行循环冗余校验码的检查工作。

23. 根据权利要求 21 的方法,其中,设置该连接层块的步骤还包含:

- 25        以一终端变量缓冲器,用以储存所连接的通用串行总线功能装置的各个终端状态;

以一通用终端状态机制,用以存取及更新该终端变量缓冲器,并依该终端的型式,执行通用串行总线规定的通信协定与通用串行总线主机沟通;

- 30        以一地址/终端设定机构储存由通用串行总线主机所指定的地址及该功能装置对应的终端;

以一物理终端设定机构储存物理终端及其终端设定;及

以一逻辑/物理终端转换器进行逻辑终端与物理终端的转换工作。

24. 根据权利要求 21 的方法, 其中, 设置该存储器管理单元的步骤还包含:

5 以一物理终端数据缓冲区设定机构, 纪录各物理终端所分配的数据缓冲区块及其数据状态; 以及

以一数据存取控制单元, 自该物理终端数据缓冲区设定内, 读取各物理终端的数据缓冲区块及数据状态, 并将数据存入其数据缓冲区块, 或将数据自其数据缓冲区块读出。

25. 根据权利要求 21 的方法, 其中, 设置该应用接口引擎的步骤还包含:  
10 以一事件控制模块, 将接收自该通用终端状态机制及该数据存取控制单元因通用串行总线通讯所产生的事件, 将该事件连同该物理终端号码通知应用单元中所代表的功能装置;

以一控制接口模块, 控制或设定内部的缓冲器, 以及与存储器管理单元进行数据传递; 及

15 以一数据通道模块, 存取大量数据, 以直接数据存取的方式在数据缓冲区及应用单元间传输数据。

26. 如权利要求 21 的方法, 其中, 还包含使此装置得以再提供多个通用串行总线连接端口的步骤, 是包含:

20 以一信号增强机构, 传递上传及下行的通用串行总线信号于通用串行总线主机及所连接的通用串行总线功能装置之间; 及

以一连接/移除侦测电路, 侦测通用串行总线连接端口连接或移除的状态。



## 通用串行总线复合装置 及其实现方法

5

### 发明领域

本发明有关于一种通用串行总线(Universal Serial Bus, USB)复合装置,特别是有关于一种低生产成本与扩充性不受限制的 USB 复合装置及其实现方法。

10

### 背景技术

各种类型的通讯连接和通讯协定被用来串接在各元件间,让各个元件可以彼此互相通讯,通讯连接利用各种不同方法来控制指令和信息流向,例如,在一通讯连接中元件 A 可能当作一主元件而原件 B 为从元件,在这系统架构下,主元件会发一命令让从元件可进行通讯,若从元件没有接到这命令,即没有权力进行通讯,在这架构下,单一主元件控制整个系统指令和信息流向。另一种系统架构,没有主从元件之分,彼此均能发送指令和信息。

20

最近几年,制订一用来做通讯连接的特殊接口系统标准称为通用串行总线(Universal serial bus, USB),此种串行接口可以很简单的将各个周边设备串接到电脑系统,解决以往各种周边设备需以不同规格的接头来与电脑连接的困扰。一 USB 系统包括: USB 主机(Host)、USB 装置(device)和 USB 总线互连(interconnect)所构成。其中 USB 主机部分负责指挥总线上数据传送时机及方向; USB 装置分为两类,一是集线器装置(Hub),提供 USB 总线新连接点,一是功能装置(function),为提供系统服务的周边设备,例如,鼠标、键盘和打印机等等; USB 总线的实际连结为一星状层次(tiered star)结构,如图 1 所示,集线器为每一个星状连接的中心。

25

USB 装置(集线器或功能装置)连上总线时,USB 主机会指定一独一无二的地址给该装置,尔后 USB 主机会依此地址与该 USB 装置进行沟通,换言之

30

之每一个 USB 装置只会拥有一个地址。

USB 装置中还包括终端(endpoint)结构, 每一个终端为 USB 装置里可唯一区分的部分, 为 USB 主机和装置间数据传递时, 于 USB 装置方面的数据输出或接收源。每一个 USB 装置可拥有一组终端, 用于不同数据传输特性所需, 可分为控制(control)、巨量数据(bulk)、中断(interrupt), 和即时数据(isochronous)终端, 除了控制终端为双向数据传递外, 其余终端可进一步区分为输入或输出终端。

USB 装置可拥有一组终端, 不超过 16 个, 作为实现装置功能之用, 并给各个终端一唯一号码, 称为终端号码。所以装置地址, 终端号码和数据方向(输出或输入)的组合可使得每个终端在 USB 总线上得到唯一定址。

位于系统主机的装置驱动程序可通过系统提供的 USB 功能接口程序与 USB 装置沟通, 执行该装置功能。亦即装置驱动程序和功能(function)是一一对应。每一个 USB 装置都需有一个对应功能程序于系统主机内, 才能真正执行该装置所提供的功能于系统之中。为了提供 USB “即插即用” 的方便性, 一些常用的功能的驱动软件已内建于操作系统中, 当装置连上 USB 时, 系统便可找到该内建软件, 执行其功能, 而无须另行安装软件, 提高使用便利性。

基于实用性与成本考虑, 常将多个 USB 功能整合在一起, 例如键盘与鼠标合为一 USB 装置, 称为多功能装置(Multi-function Device)。多功能装置常区分为组成装置(Composite Device)与复合装置(Compound Device)。

一常规组成装置 20 的内部构造图如图 2 所示, 其内部结构基本上与一 USB 装置相同, 具有一 USB 逻辑电路 201(USB Logic)与一功能块 202(Function Block)。其不同点在于, 组成装置包含多个终端 203, 分别代表不同的功能。依据 USB 规格, 一 USB 装置最多可具有 16 个终端, 因此, 一组成装置便可利用其中数个终端组成一功能, 例如, 将终端 0 和 1 组成一鼠标功能 204, 再利用其它数个终端构成另一功能, 例如, 终端 0、2 和 3 组成一键盘功能 205。因此, 以此设计方式, 便可使一 USB 装置具有多种不同的功能。

然而, 其缺点在于, 此一组成装置在一 USB 系统中, 对 USB 主机而言乃是属于一个 USB 装置, 因此, 此组成装置只会具有一个由 USB 主机所指

定的地址(Address),亦即,其内建的多种功能是共用同一个USB地址与USB主机沟通。此方式与一般功能装置皆具有其独立的地址,并用以使USB主机识别其装置种类,进而载入其驱动程序的方法互异,因此,一组成装置将可能无法使用系统内建的标准驱动程序,而必须另行安装专为此项硬件装置所设计的驱动程序,方能使USB主机针对此组成装置的特定终端传送或接收数据。

此外,由于一USB装置最多只能具有16个终端,因此,一组成装置所能构成的功能数目,就显得相当有限。

请参见图3a及3b,图中所示为一键盘复合装置30,此种装置乃是属于另一种多功能装置,亦即,一常规复合装置。一复合装置代表一包含内置式集线器的功能装置,如图3a所示,此一常规复合装置从外表上看来是一个键盘装置,但是此一键盘复合装置30内部是由一键盘功能装置310以及一集线器装置320所构成(参见图3b)。因此,此一键盘复合装置30仍可提供多个USB连接端口304,305,使多个USB装置306,307可以通过此键盘复合装置30连接上USB总线。

在此常规复合装置中,键盘功能装置310与集线器装置320的电路系统,虽可制作于单一晶片上以节省制作成本,然而此二装置是分别为一独立的USB装置,各自具有一组USB装置的基本电路结构,亦即,各自具有一组USB逻辑电路311,321和功能块312,322。由于在复合装置中,其每一功能装置仍是属于一独立的USB装置,因此,每一功能装置皆具有其独立的USB地址,同时,USB主机亦可依其装置种类,载入系统内建的标准驱动程序,省去另行安装特定驱动程序的困扰。

然而,每一USB装置的逻辑电路(USB Logic)对一USB主机而言,皆代表一相同的USB接口,用以传输及接收消息,并进行信号格式的转换工作;而每一功能块则可代表每一装置内建的功能,如键盘、鼠标或硬盘等等。每一个USB装置的逻辑电路,基本上皆是相当类似的结构。

因此,复合装置的内建功能虽具有如一USB装置般可使用标准驱动程序的优点,然而,此类装置却明显具有多余电路的缺点。如图3b所示,此复合装置即具有二组USB逻辑电路。若是此一复合装置内欲再增加一功能装置,则此复合装置就会再增加一组USB逻辑电路。

综合以上所述,一常规组成装置(Composite Device)虽具有电路简化

的优点，然其内建的功能却可能无法使用标准的驱动程序；而常规复合装置(Compound Device)的每一项内建功能，在使用上虽然皆具有如一般 USB 装置的便利性，然而此类装置却具有电路重复性与资源浪费的缺点。

5

## 发明概要

因此，本发明的一主要目的是为提供一种复合装置，使多个功能装置得以通过同一组 USB 逻辑电路以连接至 USB 总线，其电路将如常规的组成装置般简明，但各个功能却可如常规复合装置般拥有独立性。

10 本发明的另一目的是为提供一种可规划的设计，让使用者依其不同应用及功能数目多寡来完成设计。

本发明的又一目的是为提供一种 USB 复合装置的实现方法，此装置不含内置式集线器，而以电路或软件来模拟集线器，使得一组独立的 USB 功能(元件)可通过共同的上行 USB 端口与主机相连，因而可在不影响装置功能、扩充性和即插即用的方便性下，达到降低生产成本的目的。

15 根据本发明，此一 USB 复合装置是包含：一 USB 传输/接收器、一串行接口引擎(SIE)以及一电路系统，其中，此电路系统，其一端是连接至串行接口引擎，而其另一端则通过一微处理器或控制器连接至多个非 USB 接口，此本身不具有如 USB 传输接收器及串行接口引擎的功能的电路系统，是用以储存并管理多个由一 USB 主机所指定的装置地址，并用以进行数据传输的工作。

20 此一电路系统包含一通用终端状态机制、一地址/终端管理机构以及一存储器模块，其中，此一地址/终端管理机构，是用以储存多个地址/终端设定，而本发明的 USB 复合装置，是通过此电路系统中的通用终端状态机制，依地址/终端管理机构所储存的各个终端的型式，执行 USB 规定的通信协定与 USB 主机沟通，而存储器模块，则用以缓冲传输中的数据。

25 此外，此电路系统中的地址/终端管理机构所储存的多个地址/终端设定中，是包含一组虚拟集线器的地址/终端设定，此组虚拟集线器的地址/终端设定，是用以作为此电路系统通过 USB 传输接收器、串行接口引擎以及一微处理机或控制器，执行集线器功能时所使用的地址/终端。

30 同时，本发明的 USB 复合装置的电路系统，还包含一终端变量缓冲器，

用以储存多个终端的状态，其中，此终端变量缓冲器是由通用终端状态机制存取及更新。

而此电路系统的存储器模块则包含一数据缓冲区以及一存储器管理单元，其中，此一数据缓冲区，是用以缓冲传输中的数据；而一存储器管理单元，则是用以自数据缓冲区存取数据，此一存储器管理单元是包含一终端缓冲区设定机构，用以储存各个终端在该数据缓冲区中所配置的存储器数据，及其最大分组长度；以及一数据存取控制单元，此一数据存取控制单元是根据信号的终端号码，及终端缓冲区设定机构所给予的终端缓冲区配置，在数据缓冲区存取数据。

10 此外，本发明的 USB 复合装置的电路系统还包含一应用接口引擎，用以在该通用终端状态机制、该数据存取控制单元与此电路系统所连接的该多个非 USB 接口之间，传递信号及存取数据。

根据本发明，本发明亦提供了一种方法，使多个功能装置得以使用同一组终端号码连接至一 USB 主机，且各自具有独立的 USB 地址，此方法是包含下列步骤：依序设定多个功能装置的物理终端及逻辑终端；储存此多个功能装置的物理终端设定；以一微处理机或控制器依序启动各个 USB 功能装置的地址/终端设定与 USB 主机沟通，再由 USB 主机指定一 USB 逻辑地址给各个功能装置；储存由 USB 主机指定的多个 USB 地址；将来自 USB 总线的每笔传输所指定的地址与所储存的多个 USB 逻辑地址进行比对，当比  
15 对正确时，进行逻辑/物理终端转换工作；以及再将信号传递给此物理终端所代表的功能装置。

此外，根据本发明，本发明亦提供一种虚拟集线器的方法，是包含下列步骤：使用一地址/终端设定作为虚拟集线器的 USB 地址储存及终端设定；利用一 USB 传输/接收器传收 USB 主机的信号；利用一串行接口引擎进行传  
25 递信号的解码、编码及格式转换，同时在传输/接收数据时，进行循环冗余校验码的检查工作；以一微处理机或控制器通过软件或软件以集线器功能与 USB 主机沟通，USB 主机会指定一 USB 地址给一虚拟集线器；当 USB 传输的地址指向此虚拟集线器时，以此微处理器或控制器依传输的内容作回应；以及利用此微处理机或控制器通过软件或软件管理或回报其他 USB 功能装  
30 置给 USB 主机，以维持 USB 的层状结构。

## 附图说明

- 图 1 为 USB 系统的连接方式示意图;  
图 2 为一常规 USB 组成装置示意图;  
5 图 3a 为一常规键盘复合装置外部结构示意图;  
图 3b 为一常规键盘复合装置内部结构示意图;  
图 4 为本发明第 1 实施例的 USB 复合装置的内部结构示意图;  
图 5 为本发明第 2 实施例的 USB 复合装置的内部结构示意图;  
图 6 为本发明第 3 实施例的 USB 复合装置的内部结构示意图。

10

## 具体实施方式

参见图 4, 图中所示为本发明第 1 实施例的 USB 复合装置示意图。本发明第 1 实施例的复合装置 40 主要包含一 USB 逻辑电路模块 400 以及一应用  
15 功能模块 500。本发明的复合装置的 USB 逻辑电路模块 400, 利用一“资源统一分配管理”的方式加以设计, 将原本制作于一 USB 复合装置中的复数组 USB 逻辑电路整合为一单一 USB 逻辑电路模块, 使多个功能块得以通过同一组 USB 逻辑电路连接至 USB 总线, 以解决常规 USB 复合装置会造成硬件资源浪费, 和常规 USB 组成装置不能使用标准化驱动程序的缺点。

20 本发明第 1 实施例的复合装置 40 的 USB 逻辑电路模块 400, 就其功能而言, 主要可以区分为 USB 物理层块 410 (USB Physical Layer Block)、USB 连接层块 420 (USB Link Layer Block)、存储器管理单元 430 (Memory Management Unit)、数据缓冲区 440 (Memory Buffer Block) 以及应用接口引擎 450 (Application Interface Engine)。

25 USB 物理层块 410 是此一复合装置 40 实际连接上 USB 总线的连接点, 包含一 USB 传输/接收器 411 (Transceiver) 和一串行接口引擎 412 (Serial Interface Engine, SIE)。

USB 连接层块 420 的主要工作为执行 USB 规格中的通讯协定, 包含一通用终端状态机制 421 (Generic Endpoint State Machine)、一终端变量缓冲  
30 器 422 (Endpoint Variable Registers)、一地址/终端设定机构 423 (Address/Endpoint Configuration Mechanism) 以及一终端设定机构

424(Endpoint Configuration Mechanism)。

记忆管理单元 430 是依据来自 USB 连接层块 420 以及应用接口引擎 450 的信号，负责将数据存入数据缓冲区 440，或从数据缓冲区 440 读出数据。此一存储器管理单元 430 包含一终端缓冲区设定机构 431 (Memory  
5 Configuration Mechanism of Endpoint) 以及一数据存取控制单元 432 (Memory Access Control Unit)。

应用接口引擎 450 负责与连接层块 420、存储器管理单元 430 以及应用功能模块 500 沟通，将 USB 总线上的状态通过事件或中断方式通知应用功能模块 500，应用功能模块 500 再依事件的种类与应用接口引擎 450 传递数  
10 据，行使功能规格的工作。此一应用接口引擎 450 包含一事件控制模块 451 (Event Control Module)、一控制接口模块 452 (Control Interface Module) 以及一数据通道模块 453 (Generic Data Path Module)。

而应用功能模块 500 则包含一微处理器 510 及一 PS/2 接口 521、一串行端口接口 522 以及一 IDE 接口 523。在本发明的复合装置中，微处理器的  
15 功能亦可以一微控制器加以执行。

本实施例的复合装置的内部结构已大致说明如前，以下，吾人将就此装置的操作方法及其内部结构的功能，配合图 4 作详细的说明。

首先，在应用功能模块 500 方面，若是有一键盘装置连接至 PS/2 接口 521，一鼠标装置连接至串行端口接口 522，以及一硬盘装置连接至 IDE 接  
20 口 523，则微处理器 510 将根据连接层块 420 的地址/终端设定机构 423 中，所预先设定的复数组包含预设地址及终端的地址/终端设定，依序分配给键盘装置、鼠标装置以及硬盘装置。例如将一组地址/终端设定“2”，包含预设地址 2 及逻辑终端 0、1、2，分配给键盘装置；一组地址/终端设定“3”，包含预设地址 3 及逻辑终端 0、1，分配给鼠标装置；再将一组地址/终端设  
25 定“4”，包含预设地址 4 及逻辑终端 0、1、2，分配给硬盘装置。此外，由于本发明的复合装置 40 是具有“虚拟集线器 (Virtual Hub)”的功能，因此，微处理器 510 亦将分配一组地址/终端设定“1”，包含预设地址 1 及逻辑终端 0、1 供虚拟集线器使用。本发明的复合装置 40 用以虚拟集线器功能的方法，将会在后续的文字中加以说明。

30 之后，微处理器 510 将通过应用接口引擎 450 中的控制接口模块 452，于数据缓冲区 440 中规划各个终端所属的缓冲区块，以在后续的传输动作

当中，作为各个终端的数据缓冲区；同时，各个终端于数据缓冲区 440 中的设定数据，将会被储存于终端缓冲区设定机构 431 之中；此外，终端缓冲区设定机构 431 的功能，还包含用以储存各个终端于其数据缓冲区中的数据状态。

- 5       此外，微处理器 510 亦将通过控制接口模块 452，连接至连接层块 420 中的通用终端状态机制 421，将各个终端的设定，例如终端型式、最大分组长度等等，储存至连接层块 420 中的终端设定机构 424。

- 当此复合装置 40 连接上 USB 总线时，USB 主机将侦测到有一新的装置连接上此总线，同时发出一连串的 USB 命令，以识别并设定此装置。此时，  
10     物理层块 410 的传输/接收器 411，会将 USB 总线上的信号转换为逻辑标准位的数字信号，之后，再将此信号传递至串行接口引擎 412。此一传输/接收器 411 的功能，亦可将来自串行接口引擎 412 的数字信号转换为符合 USB 规格的信号，以传递至 USB 总线。

- 而串行接口引擎 412 的主要功能则包含，在接收模式时，负责将传递  
15     信号解码、将 USB 串行式数据改成并列式、做数据的循环冗余校验码 (Cyclic Redundancy Check Code) 的检查工作，判定数据的正确性，并且将总线上的信号转换成具逻辑意义的分组 (packet) 传输至 USB 连接层块 420 中的通用终端状态机制 421；而在传输模式时，串行接口引擎 412 可接受来自连接层块 420 的数据，将 USB 并列式数据转为串行式数据流，并将之编码，同时  
20     计算循环冗余校验码，产生同步信号，通过 USB 传输/接收器转成 USB 信号标准位传回 USB 主机。

- 当连接层块 420 中的通用终端状态机制 421 接收到来自 USB 主机的 USB 命令时，此一通用终端状态机制 421 会将此一信号传递给应用接口引擎 450 中的事件控制模块 451，再由事件控制模块 451 将此一消息传递给微处理器  
25     510。此时，微处理器 510 是以预定虚拟集线器的终端及其设定回传至 USB 主机，使 USB 主机认为此一复合装置 40 为一 USB 集线器装置，并指定一 USB 地址给此虚拟集线器。此时，此一由 USB 主机所指定的 USB 地址将会填入此虚拟集线器的预设地址 1，并与其对应的逻辑终端一起储存于地址/终端设定机构 423 之中。

- 30     地址/终端设定机构 423 的主要功能，是用以储存此复合装置所连接的每一个功能装置的地址与其所对应的终端，以及一组虚拟集线器的地址及



其所属的终端。根据 USB 规格, 每笔传递数据的最前端的识别信息, 是为目标装置的地址和终端号码, 以及用以说明传输种类的传输标记(token)。因此, 当此复合装置 40 的物理层块 410 接收到来自 USB 总线的消息时, 位于连接层块 420 中的通用终端状态机制 421 将会根据地址/终端设定机构 423 中所储存的地址/终端数据, 与传递数据的识别信息进行比对, 用以判

5 别此笔数据的目标装置, 是否为此复合装置 40 所连接的数个功能装置之一。  
如前所述, 当此复合装置 40 连接上一 USB 总线时, 此装置将先获得由 USB 主机所指定的一虚拟集线器的地址。之后, USB 主机将会以轮询的方式, 定期地探询此虚拟集线器的状态。由于此一虚拟集线器的地址/终端已储存于地址/终端设定机构 423 之中, 因此 USB 主机所欲传递至此虚拟集线器的消息, 例如, 探询命令, 其前端的地址/终端信息将会由通用终端状态机制 421 加以识别, 并且在确认其与地址/终端设定“1”所包含的地址/终端相同时(亦即, 与虚拟集线器的地址/终端相同), 将此消息通过事件控制模块 451, 以通知微处理器 510。而当微处理器 510 接收到属于地址/终端设定“1”

10 的事件时, 其将可识别出此笔信号乃是属于虚拟集线器的消息, 并且就消息的内容做回应的动作。在本实施例的复合装置 40 中, 并没有专为 USB 集线器所设计的电路, 而所有与集线器功能相关的动作, 是皆由微处理器 510 通过软件或软件加以模拟及执行。

因此, 藉由每一次的探询动作, 微处理器 510 将以集线器的角色通过控制接口模块 452、通用状态机制 421, 以及串行接口引擎 412 与 USB 传输接收器 411, 陆续地回报 USB 主机有新功能装置加入, 而由 USB 主机识别该装置后指定 USB 地址, 将前述的键盘装置、鼠标装置以及硬盘装置加入 USB 系统; 而在 USB 主机方面, 则会以为这些新加入的装置是连接在前述的虚拟集线器之下, 维持 USB 连结所须的集线器与功能装置的连结从属关系。

20 因此, USB 主机会依据微处理器 510 每次回传的装置的终端及设定, 依序指定一 USB 地址给各个装置, 亦即, 键盘装置、鼠标装置及硬盘装置皆会具有各自独立的 USB 地址, 同时, 每一装置的地址及其所对应的终端都将会被储存于地址/终端设定机构 423 之中。

此外, 在连接层块 420 中, 终端变量缓冲器 422 是用以储存各个终端的状态, 并由通用终端状态机制 421 进行存取及更新。因此, 当 USB 主机针对此复合装置 40 的虚拟集线器, 发出各个装置状态的探询命令时, 微处

30

理器 510 将可通过通用终端状态机制 421, 自终端变量缓冲器 422 中读取各个终端的最新状态, 以回应 USB 主机。所以, 对 USB 主机而言, 此一复合装置 40 是为一 USB 集线器装置与其所连接的一键盘装置、一鼠标装置以及一硬盘装置, 亦即, 此一复合装置 40 仍可维持 USB 规格的星状层次结构。

5       以上所述, 为本实施例的复合装置 40 连接至一 USB 总线时, 所进行的接口初始化的动作, 以及此复合装置 40 用以虚拟集线器功能的方法。以下, 吾人将藉由数据的传输动作, 针对连接层块 420 与存储器管理单元 430、数据缓冲区 440 以及应用接口引擎 450 间的互动关系与各个块的功能, 加以详细地说明。

10       首先, 当物理层块 410 接收一笔来自 USB 主机的数据时, 通用终端状态机制 421 将会先行利用地址/终端设定机构 423 中所储存的地址/终端, 与此笔数据前端的识别信息进行比对, 并将结果通知物理层块 410。当地址及终端号码比对正确时, 亦即, 确认此笔数据的目标装置为本实施例的复合装置的数个功能装置之一时, 通用终端状态机制 421 会自终端设定机构  
15 424 中, 将此终端号码的终端设定取出, 以及自终端变量缓冲器 422 中读取此终端先前的状态, 并根据终端的型式, 例如, 中断型传输 (Interrupt)、巨量型传输 (Bulk)、即时型传输 (Isochronous) 或是控制型传输 (Control), 通过物理层块 410 与 USB 主机沟通及传递数据; 同时, 当地址及终端号码比对正确时, 通用终端状态机制 421 亦会将此组地址/终端设定号码及终端  
20 号码通知存储器管理单元 430, 以及应用接口引擎 450。

以下, 吾人先就存储器管理单元 430 以及应用接口引擎 450 的功能加以说明。

记忆管理单元 430 包括终端数据缓冲区设定机构 431 (Memory Configuration of Endpoint), 数据存取控制单元 432 (Memory Access  
25 Control Unit)。

终端数据缓冲区设定机构 431, 是用以储存各个终端所分配到的缓冲区块, 以及其于缓冲区中的数据状态等等。当数据存取控制单元 432 接收到来自通用终端状态机制 421 的触发信号、地址/终端设定号码及其终端号码时, 会将该终端的设定及变量载入, 并且自终端数据缓冲区设定机构 431  
30 中, 将此终端目前于数据缓冲区的数据状态取出, 用以告知通用终端状态机制 421, 使其判断如何与 USB 主机沟通。如果数据可上传, 数据存取控制

单元 431 会自数据缓冲区 440 将数据读出, 并通过通用终端状态机制 421 上传至 USB 主机; 如果数据可下传, 终端状态机制 421 会将数据传至数据存取控制单元 432, 再由其存入该终端在数据缓冲区 440 的所属缓冲区块。此外, 记忆管理单元 432 同时会将此数据的缓冲区数据状态向应用接口引擎 450 中的事件控制模块 451 报告。

应用接口引擎 450 包括事件控制模块 451 (Event control Module), 控制接口模块 452 (Control Interface Module), 数据通道模块 453 (Generic data path Module)。

其中, 事件控制模块 451, 是用以接收来自通用终端状态机制 421 和数据存取控制单元 432 的事件, 将之编码后通知应用功能模块 500 的微处理器 510, 而微处理器 510 将会依据地址/终端设定号码及事件种类、USB 命令, 以及所收到的数据或数据需求等做回应。

控制接口模块 452 提供三种主要功能, 其一为使应用功能模块 500 所连接的多个装置于初始化时, 通过此接口规划前述各项设定, 例如, 地址/终端设定号码、终端型式以及缓冲区块等等; 其二为, 微处理器 510 可通过此接口指挥 USB 连接层 420 采取必要动作以与 USB 主机沟通, 或读取各终端的状态, 来决定所应采取的回应动作; 其三为, 微处理器 510 可通过此接口和记忆管理单元 430 传递数据, 如, 读取 USB 命令参数, 解码命令种类或填入 USB 所要求的数据等。

数据通道模块 453, 是用以使应用功能模块 500 所连接的多个装置通过此接口来存取大量数据, 对于某些功能的执行动作, 例如读取硬盘数据时, 或传递数据, 此单元可使功能装置直接经由记忆管理单元 430 读取或存入数据缓冲区数据, 而不需微处理器 510 的介入, 进而提高传输效率。

前述的内容已提及, 当通用终端状态机制 421 进行地址及终端号码比对的结果与地址/终端设定机构内所储存的数据相符时, 会将此地址/终端设定号码及终端号码通知存储器管理单元 430, 以及应用接口引擎 450。在存储器管理单元 430 中, 是由数据存取控制单元 432 接收通用终端状态机制 421 所传送的信号。同时, 根据此一消息, 数据存取控制单元 432 可将此终端于数据缓冲区 440 的设定, 自终端缓冲区设定机构 431 中取出, 以便将通用终端状态机制 421 后续所传送的数据, 存入此终端所属的缓冲区块。

而在应用接口引擎中，通用终端状态机制 421 是将此一消息传递至事件控制模块 451。之后，事件控制模块 451 会将包含此地址/终端设定号码的消息传递至微处理器 510，再由微处理器 510 识别此地址/终端设定号码所属的功能装置为何。若是此地址/终端设定号码所属的装置为硬盘装置，  
5 则微处理器 510 将可通过控制接口模块 510 与数据存取控制单元 432 沟通，以自数据缓冲区 440 中将数据读出，并传回硬盘装置。

此外，功能装置，例如硬盘装置，亦可利用数据通道模块 453 直接与数据存取控制单元沟通，直接与数据缓冲区 440 进行数据的大量存取动作。如前所述，此一数据通道模块 453 的设计将可有效地提高传输效率。

10 以上所述，为本发明第 1 实施例的复合装置的内部结构与其功能的说明。藉由本发明第 1 实施例的设计方法，此一复合装置将可通过其内部整合式的电路系统，模拟一 USB 集线器的功能，使此装置所连接的多个功能装置皆具有其独立的 USB 地址，因此对一 USB 主机而言，此一复合装置乃是一 USB 集线器与连接至其上的多个 USB 功能装置的组合。因此，本实施例的复合装置所连接的每一个功能装置，皆可使用系统内建的标准化驱动程序，具有 USB “即插即用” 的功能；此外，本实施例的复合装置的 USB 逻辑电路模块，是利用一 “资源统一分配管理” 的方式加以设计，将原本制作于一 USB 复合装置中的复数组 USB 逻辑电路，整合为一单一 USB 逻辑电路模块，使多个功能块得以通过同一组 USB 逻辑电路连接至 USB 总线。此  
15 一设计，将可避免常规复合装置中，电路重复性的缺点，同时，更可大幅地降低其制作成本。

参见图 5，图中所示为本发明第 2 实施例的 USB 复合装置示意图。此一复合装置 50 具有一 USB 逻辑电路模块 600 与应用功能模块 700。本实施例的复合装置的 USB 逻辑电路模块 600，与第 1 实施例的结构类似，同样具有  
25 物理层块 610、连接层块 620、存储器管理单元 630、数据缓冲区 640 以及应用接口引擎 650。

其中，物理层块亦包含一 USB 传输接收器 611 及一串行接口引擎 612，而其功能皆与第 1 实施例相同，因此，在此不再赘述。

而本实施例的连接层块 620，则与第 1 实施例稍有不同之处。由图 5  
30 可见，此一连接层块 620 除了一通用终端状态机制 621、一终端变量缓冲器 622、一地址/终端设定机构 623 之外，尚具有一逻辑/物理终端转换模块

624(Logical/Physical Endpoint Translation Module)与一物理终端设定机构 625(Physical Endpoint Configuration Mechanism)。

同时, 本实施例的存储器管理单元 630, 除了数据存取控制单元 632 外, 本实施例是以一物理终端缓冲区设定机构 631(Memory Configuration Mechanism of Physical Endpoint)取代第 1 实施例的终端缓冲区设定机构 431。

此外, 由图中可见, 本实施例的应用功能模块 700, 一共包含 7 个接口: 一 PS/2 接口 721、一软盘机接口 722、二个硬盘机接口 723, 724、二个串行端口接口 725, 726 以及一并列端口接口 727。本发明第 2 实施例的复合装置所能连接的功能装置的种类及数目, 并不似第 1 实施例般, 受限于地址与终端间固定的配置, 而只能连接特定的功能装置及其个数。在第 1 实施例中, 微处理器 510 是以分配给各个功能装置的地址/终端设定, 包含地址与终端号码, 作为识别各个功能与规划数据缓冲区之用。因此, 用以分配给各个功能装置的设定, 例如地址/终端设定“2”是包含预设地址 2 和固定的逻辑终端 0、1、2, 将会限制其可连接的装置功能。因此, 在第 1 实施例中, 其应用功能模块所能连接的功能装置的数目及种类, 就会因此而受到限制。

本发明第 2 实施例的 USB 复合装置 50, 将提供一种方法, 使此复合装置 50 不但可以具有如第 1 实施例的复合装置般的整合式的 USB 逻辑电路系统, 以及具有 USB 装置“即插即用”的优点, 同时亦可以克服其组合功能种类及数目受限的问题。以下, 吾人将就第 2 实施例的特色加以说明。

首先, 位于应用功能模块中的微处理器 710 将就其 7 个接口所连接的功能装置, 视个别装置的需求, 依序规划一组物理终端号码给各个功能装置。例如, 将物理终端号码 0、1 规划给连接至 PS/2 接口 721 的鼠标装置并对应至其逻辑终端 0、1, 将物理终端号码 2、3、4 规划给连接至软盘机接口 722 的软盘机装置并对应至其逻辑终端 0、1、2, 以及将物理终端号码 5、6、7 规划给连接至硬盘机接口 723 的硬盘机装置并对应至其逻辑终端 0、1、2 等等; 此外, 微处理机 710 亦会另行规划一组虚拟集线器的物理终端号码, 以便于在此复合装置虚拟一集线器功能时所使用。同时, 微处理器 710 亦会通过控制接口模块 652, 以及通用终端状态机制 621 将各个功能装置的物理终端设定, 例如, 终端型式及最大分组长度等等, 储存于连接层

块中的物理终端设定机构 625 之中。

上述的物理终端与逻辑终端对应的方法，使得各个地址，亦即功能装置，可以配置的终端种类及数目得以依该功能装置的特性作任意的规划，提高本发明于应用时的自由度。

- 5        在本实施例中，“物理终端号码”是为微处理器 710 用以识别各个功能装置的识别数据，而非如实施例一以地址/终端设定，包含地址与终端号码，作为各个功能装置的识别数据。

接着，与第 1 实施例的步骤类似，微处理器 710 将以各个功能装置的物理终端号码，通过应用接口引擎 650 中的控制接口模块 652，规划各个物理终端于数据缓冲区 640 中的缓冲区块。同时，在完成规划动作时，将各个物理终端于数据缓冲区 640 的设定数据，储存于物理终端缓冲区设定机构 631 之中。

- 当此复合装置 50 连接上 USB 总线时，USB 主机将侦测到有一新的装置连接上此总线，同时发出一连串的 USB 命令，以识别并设定此装置。此时，物理层块 610 会将此一消息传递至连接层块 620 的通用终端状态机制 621，再由通用终端状态机制 621 将此消息传递至事件控制模块 651。之后，事件控制模块 651 会将此一消息传递至微处理器 710。此时，微处理器 710 将以一组物理终端号码作为一虚拟集线器的逻辑终端，并将逻辑终端与虚拟集线器的设定一起回传至 USB 主机，因此，USB 主机会认为此复合装置 50 为一集线器装置，而指定一 USB 地址给此虚拟集线器。此一虚拟集线器的 USB 地址，以及其逻辑终端号码与物理终端号码的对应关系，将会被一起储存位于地址/终端设定机构 623 之中。

- 在本实施例的连接层块 620 中，终端变量缓冲器 622 是用以储存各个物理终端的状态，并由通用终端状态机制 621 进行存取及更新。而逻辑/物理终端转换模块 624，是用以进行逻辑/物理终端号码的转换工作，以利微处理器 710 就其物理终端号码识别其所代表的功能装置。

- 之后，USB 主机将会以轮询的方式，定期地探询此虚拟集线器的状态。由于此一虚拟集线器的逻辑地址/终端已储存于地址/终端设定机构 623 之中，因此 USB 主机所欲传递至此虚拟集线器的消息，例如，探询命令，其前端的逻辑地址/终端信息将会由通用终端状态机制 621 加以识别，并在确认此逻辑地址/终端是属于虚拟集线器时，由逻辑/物理终端转换模块 624

将其逻辑终端转换为其物理终端。之后，通用终端状态机制 621 会将此一物理终端号码通过事件控制模块 651，以通知微处理器 710。在本实施例的复合装置 50 中，亦没有专为 USB 集线器所设计的电路，而所有与集线器功能相关的动作，是皆由微处理器 710 通过软件或软件加以模拟及执行。

5       藉由每一次的探询动作，微处理器 710 是以集线器的角色与 USB 主机沟通，依序回报有新的装置连接，而 USB 主机将依据此一消息对此功能装置启动识别程序 (Enumeration)，完成后依序指定一 USB 地址给每一功能装置，而每一功能装置的 USB 地址及其逻辑终端与物理终端的对应关系，亦将被储存位于地址/终端设定机构 623 之中。举例来说，微处理器 710 是以物理终端号码 2、3、4 对应一软盘机装置的逻辑终端 0、1、2，以回应 USB 主机的探询，并获得一 USB 地址；之后，同样以物理终端号码 5、6、7 对应一硬盘机装置的逻辑终端 0、1、2，以回应 USB 主机的探询，以获得一 USB 地址。由于每一功能装置的 USB 地址及其逻辑终端与物理终端的对应关系，会被储存于地址/终端设定机构 623 之中，所以，本实施例的复合装置所连接的多个功能装置，虽然使用相同的逻辑终端号码，但是，微处理器 15 710 仍可就其 USB 地址，以及此地址的逻辑终端与物理终端的对应关系，正确地识别每一地址/终端所代表的功能装置。亦即，本实施例所提出的逻辑/物理终端的设定与转换的方式，将可以使使用者视其需求，扩充其功能装置的种类与数目，而不受其终端数目的限制。

20       因此，本实施例的 USB 复合装置不但具有如本发明第一实施例的复合装置的优点，同时，更具有可扩充性的特色，使此 USB 复合装置用途更广、更具有便利性。

参见图 6，图中所示为本发明第 3 实施例的 USB 复合装置示意图。由图中可见，本实施例的 USB 复合装置 60 内部的主要结构皆与第 2 实施例相同。25 其不同之处在于，本实施例的 USB 复合装置 60 还包含了一信号增强机构 920 (Repeater)，以及一组连接/移除侦测电路 930 (Connection/Remove Detecting Circuit)。以下，吾人将就信号增强机构 920 以及连接移除侦测电路 930 的用途，配合图 6 加以说明。

由图中可见，由一 USB 主机所发出的消息将可通过 USB 传输接收器 811，30 传递至信号增强机构 920，而此一信号增强机构 920 将可执行如 USB 集线器内的信号增强器的功能；此外，本实施例的 USB 复合装置，亦设置了一组

连接移除侦测电路 930, 此一连接移除侦测电路是连接至此装置的下行连接端口 62 (Down Stream Port), 用以侦测外接 USB 装置的连接或移除的动作。  
(注: 在本实施例的 USB 复合装置 60 以及第 1 及第 2 实施例的复合装置 40, 50 中, 皆可具有另一组 USB 连接移除侦测电路, 用以连接至其上行连接端口 41, 51 及 61 (Up Stream Port), 使一 USB 主机或集线器得以侦测此装置的连接或移除动作, 但为了简化的缘故, 皆未将此一电路绘制于图中。)

当有一 USB 装置连接至下行端口 62 时, 连接/移除侦测电路 930 将可侦测到电位或电流的变化, 并将此消息通知微处理器 910, 此时, 此 USB 复合装置 60 的微处理器 910 亦如第 1 及第 2 实施例的微处理器般, 可模拟一  
10 USB 集线器的动作, 将此一新装置的消息, 通过 USB 逻辑电路模块 800 通知 USB 主机, 使此一 USB 装置连接至此一 USB 总线。

因此, 依据此一方式, 本实施例的 USB 复合装置 60 将可再增加多个用以连接至 USB 装置的下行连接端口, 使多个 USB 装置得以通过本实施例的 USB 复合装置连接至 USB 总线。

15 虽然本发明较佳的实施例已使用特殊方式描述如前, 但此处必须明白的是, 前述例子仅是为了方便说明之用, 而其仍可在不背离下列权利要求的精神与范围内, 作多样的修改与变化。



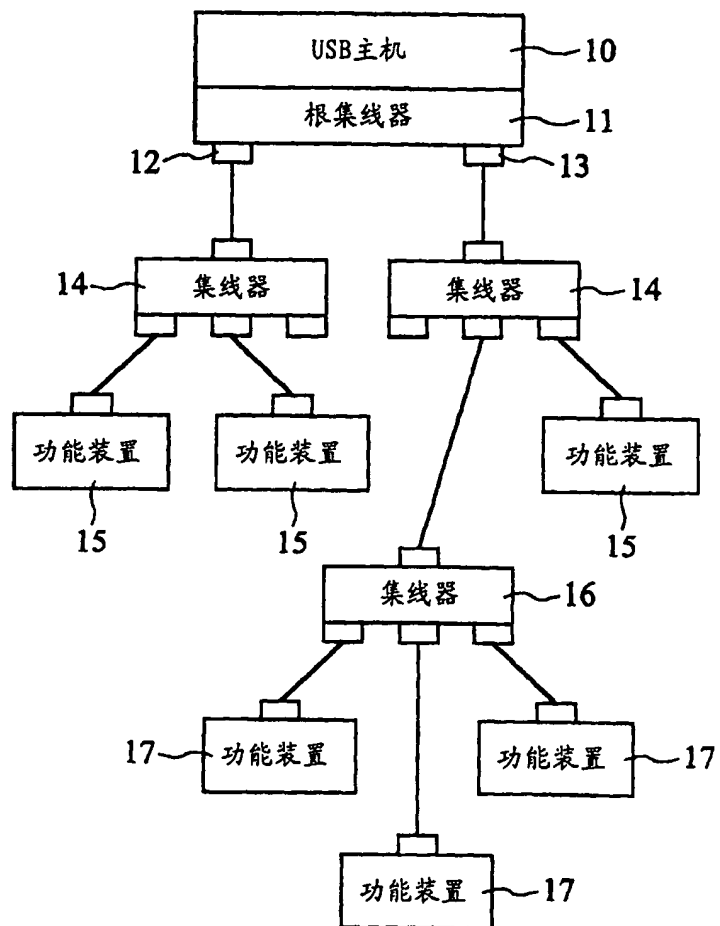


图 1

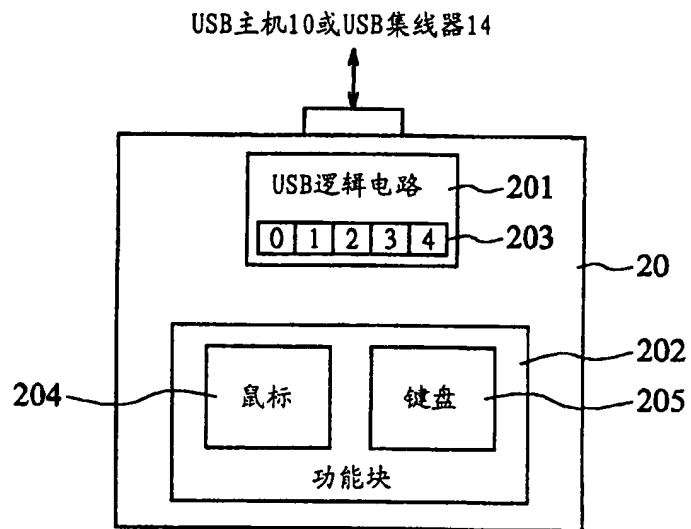


图 2

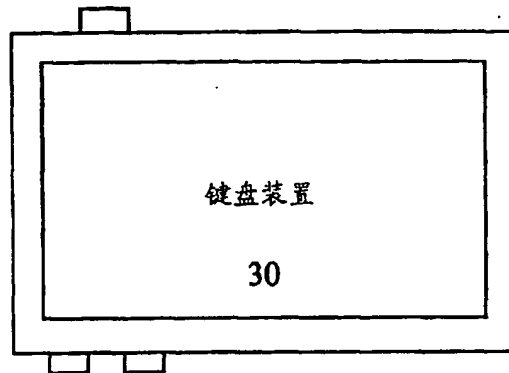


图 3a

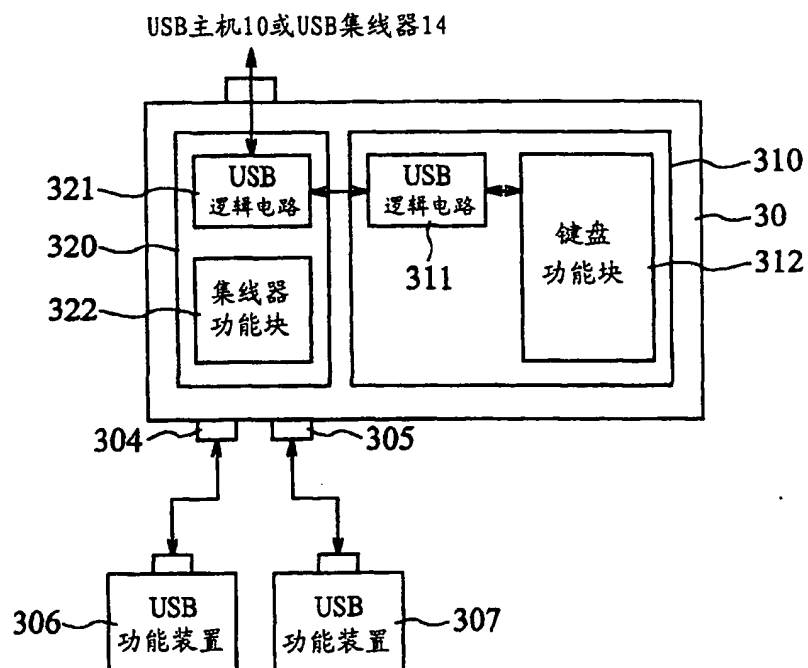


图 3b

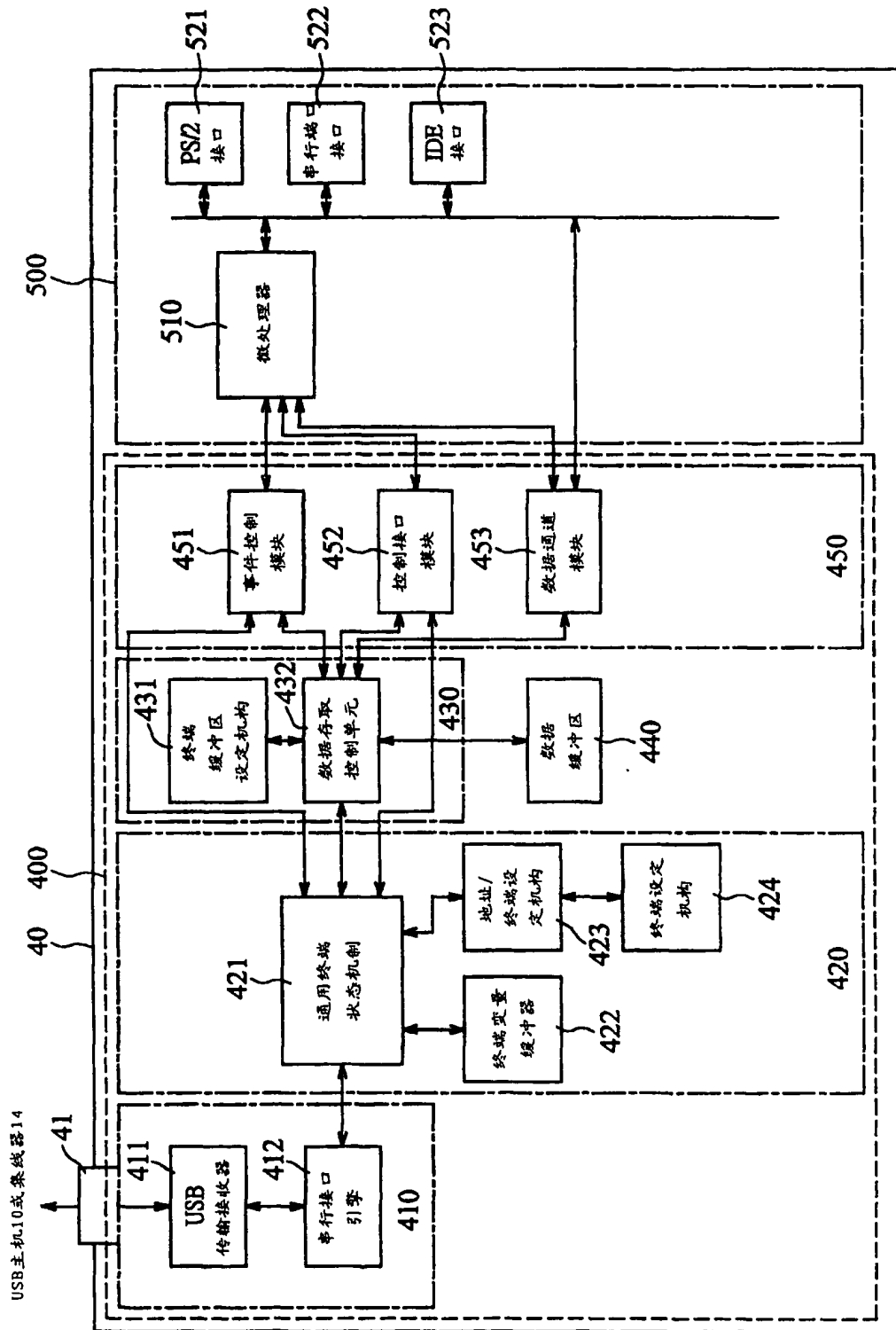


图 4

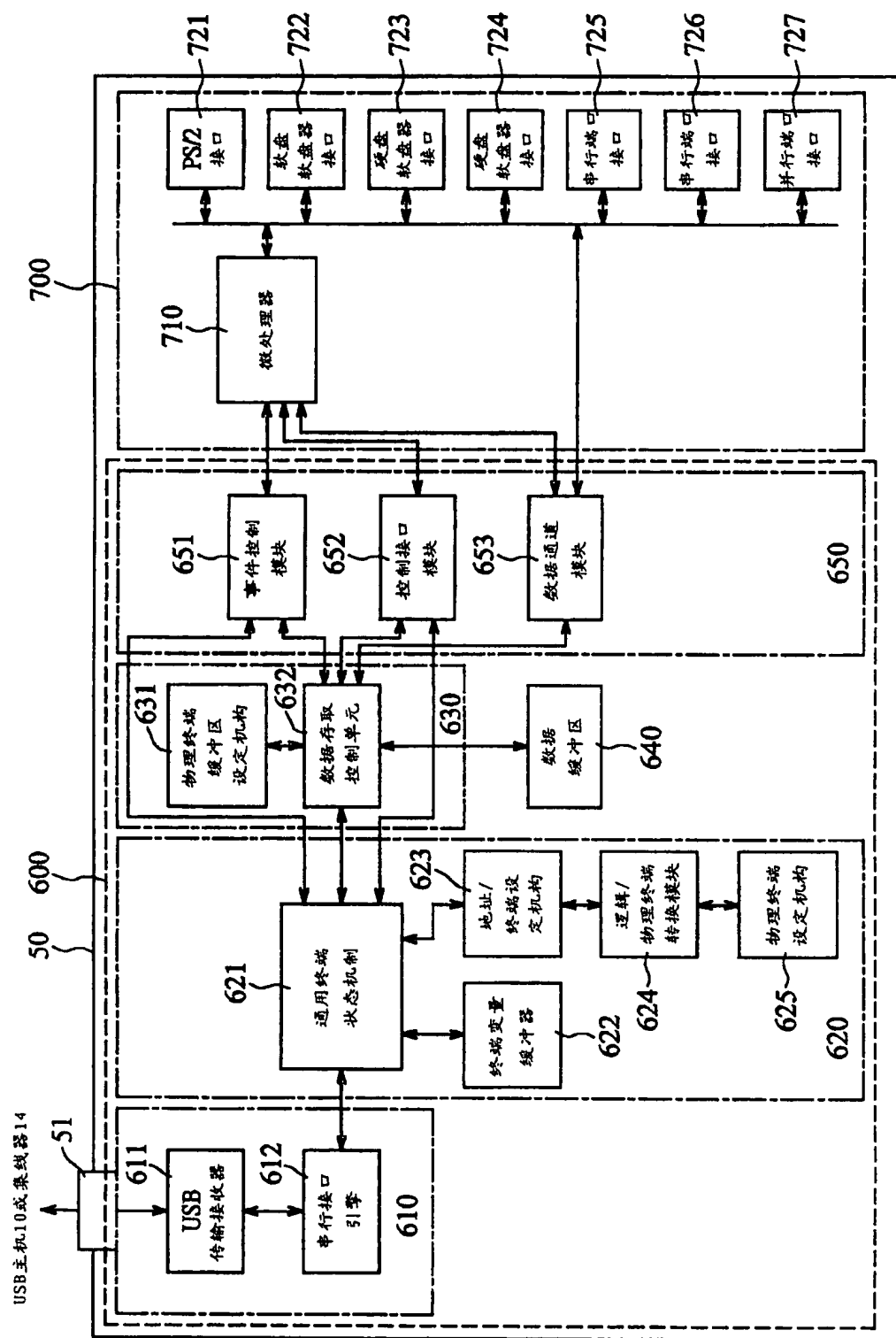


图 5

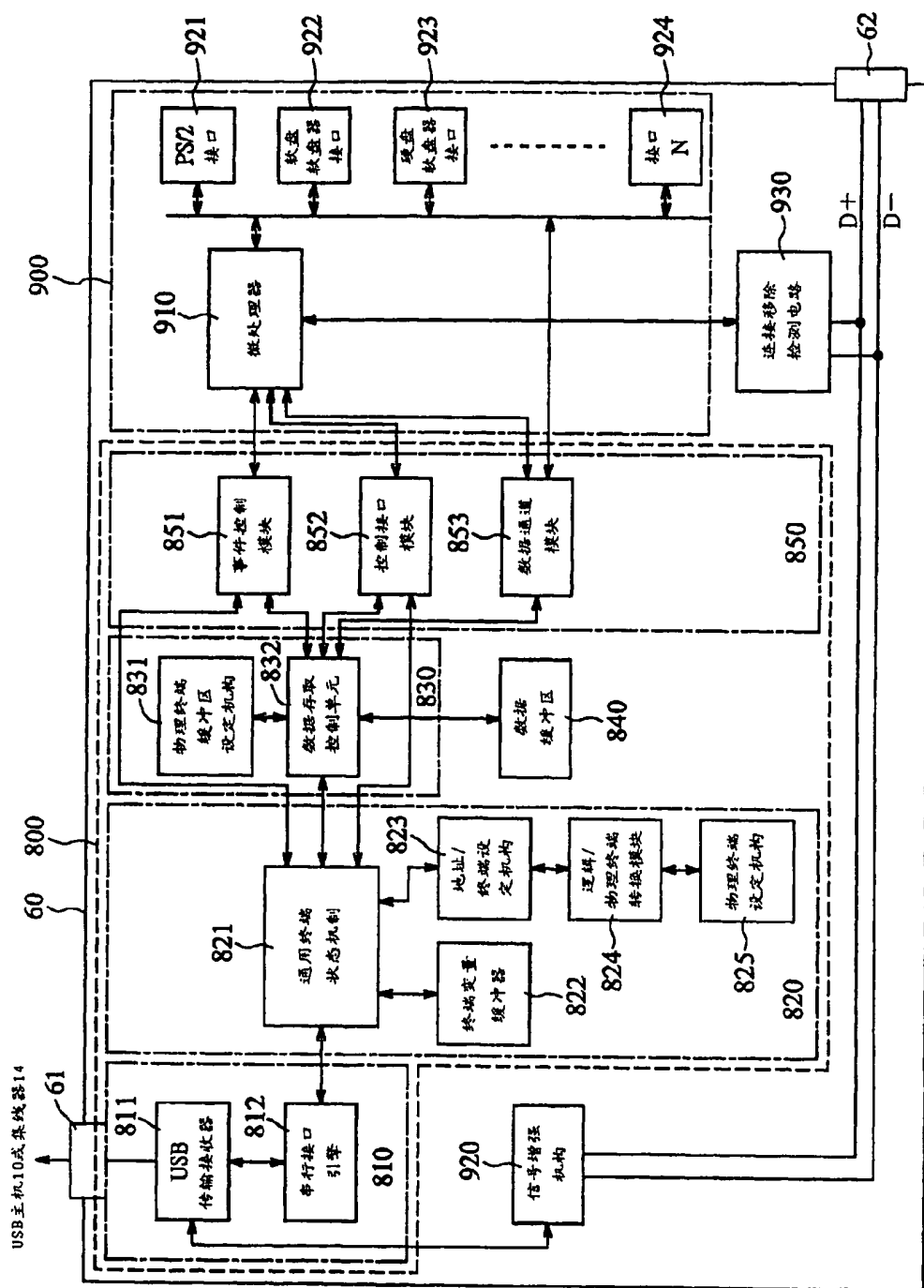


图 6